

## SOMMAIRE

ORAP a 10 ans  
Le 16<sup>ème</sup> Forum  
Collaboration ORAP / Groupe calcul CNRS  
Europe  
TOP500 : 23<sup>ème</sup> édition  
Etats-Unis : la course à la performance  
Italie : SPACI  
Réussite des premiers tests de l'APENEXT  
CRAY : une progression à suivre  
Lectures  
Nouvelles brèves  
Agenda

## ORAP A 10 ANS

Devant le foisonnement des initiatives et des équipements en calcul parallèle, ORAP a été créé en 1994 par le CEA, le CNRS et l'INRIA sous l'impulsion de Jacques-Louis Lions qui suggère alors une structure souple de coordination dont les efforts porteront sur la formation, la mise en réseau des moyens et surtout l'ouverture entre les différents secteurs scientifiques, tant académiques qu'industriels.

Depuis 10 ans, que d'évolutions ! En termes d'architectures, de domaines d'utilisation, de performance (cette dernière a été multipliée par près de 500 d'après le TOP500). Le livre publié par ORAP<sup>1</sup> à l'occasion de son anniversaire tente d'en tracer les grandes lignes.

La création d'ORAP se situait en pleine période de transition du « calcul vectoriel » vers le « calcul parallèle ». Dix ans après, le calcul de haute performance vit une nouvelle évolution de fond, le parallélisme n'étant qu'une des formes d'une « distribution » des traitements et des données.

<sup>1</sup> <http://www.irisa.fr/orap>

Dix ans après, ORAP conserve son sigle mais le « décline » de façon différente, redéfinissant la mission de la collaboration lancée en 1994 par ces mots : « Promouvoir le calcul de haute performance ».

Le graphisme du logo change, la forme du bulletin et le site web également. Une étape dans la vie d'ORAP.

## LE 16<sup>ÈME</sup> FORUM ORAP

Le 16<sup>ème</sup> Forum ORAP a eu lieu les 3 et 4 juin au siège de l'UNESCO à Paris. Près de 250 personnes ont participé à cette rencontre, dont le programme<sup>2</sup> était particulièrement intéressant. Le cocktail du jeudi soir, fêtant les dix ans d'ORAP, offert par Bull, et le déjeuner du vendredi, offert par IBM, ont été l'occasion de nombreux échanges conviviaux.

Les supports électroniques utilisés par les intervenants peuvent être consultés sur le serveur ORAP (rubrique Forums).



Une vue de l'audience

<sup>2</sup> Programme et « supports électroniques » sont consultables sur le site <http://www.irisa.fr/orap>



**Thierry Priol**

Nous préparons le 17<sup>ème</sup> Forum qui devrait avoir lieu dans le courant du premier trimestre 2005.

---

## COLLABORATION ENTRE ORAP ET LE GROUPE CALCUL DU CNRS

Le Groupe Calcul est un groupe de communication et d'échanges créé au sein du département STIC du CNRS, qui a pour vocation d'être un « réseau métier » pour la communauté du calcul.

Le Groupe Calcul et ORAP ont décidé de s'associer pour développer un site web<sup>3</sup> dynamique qui a pour objectifs :

- de recenser les informations susceptibles d'intéresser la communauté du calcul,
- de mettre à la disposition de la communauté un outil dynamique permettant les contributions individuelles,
- de favoriser les échanges entre les membres de cette communauté.

Les pages du site propre d'ORAP renvoient aux pages de ce site commun pour de nombreuses rubriques. Les lecteurs du bulletin Bi-ORAP sont invités à apporter leurs contributions à ce groupe d'échanges.

---

## EUROPE

**IST** : la définition du programme de travail 2005-2006 de la « priorité thématique IST » progresse ; un « draft » est disponible sur le site web ORAP.

Le calendrier prévisionnel est le suivant :

---

<sup>3</sup> <http://math.cnrs.fr/calcul/>

- appel à propositions (« IST Call 4 ») en novembre 2004, la date de clôture étant le 23 mars 2005. A signaler, en particulier, le thème *Advanced Computing Architectures* dans les FET Proactives.
- appel à propositions (« IST call 5 ») en mai 2005, la date de clôture étant le 21 septembre 2005. A signaler, en particulier, l'objectif 2.5.4 : *Advanced Grid Technologies, Systems and Services*.

**A noter** : les *European Grid Technology Days*<sup>4</sup> qui auront lieu à Bruxelles du 15 au 17 septembre 2004. Les deux derniers jours seront réservés aux participants des « Projets Grilles » des programmes cadres 5 et 6 ; mais la journée du 15 septembre est ouverte à tous avec un programme qui ne manque pas d'intérêt.

Enfin, les réflexions sur le 7<sup>ème</sup> programme cadre débouchent sur divers documents que nous mettons à votre disposition sur le site web d'ORAP. On notera l'importance accordée à deux domaines : l'Espace (aider à mettre en œuvre la politique spatiale européenne) et la Sécurité (mettre la recherche au service de la sécurité).

Le calendrier prévu pour ce 7<sup>ème</sup> PCRDT est le suivant :

- juin 2004 : communication sur la recherche,
- automne 2004 : renouvellement de la Commission européenne
- début 2005 : nouveau texte de la commission sur le 7<sup>ème</sup> PCRDT ; début des négociations politiques
- fin 2006 : lancement du 7<sup>ème</sup> PCRDT

---

## TOP500 : 23<sup>EME</sup> EDITION

La 23<sup>ème</sup> édition du TOP500<sup>5</sup> (liste des 500 systèmes les plus performants installés dans le monde) a été présentée le 23 juin dans le cadre de la conférence ISC (International Supercomputer Conference) à Heidelberg. Quels sont les faits marquants ?

L'ordinateur « Earth Simulator » installé à Yokohama en 2002 (35,86 Tflops Linpack) conserve la première position.

La deuxième position est occupée par un nouveau système : le cluster « Thunder » installé au LLNL (Lawrence Livermore National Laboratory) en Californie, basé sur des

---

<sup>4</sup> <http://www.nextgrid.org/events/>

<sup>5</sup> <http://www.top500.org>

processeurs Itanium2 et le réseau d'interconnexion de Quadrics.

On trouve en positions 4 et 8 deux prototypes de la machine BlueGene/L d'IBM. Rappelons que le système final, destiné à être installé au LLNL en juin 2005, devrait remplacer le Earth Simulator à la première place du classement.

Le numéro 10 est la première machine chinoise à figurer dans le TOP500 : assemblée par un intégrateur chinois, Dawning, elle est basée sur des processeurs Opteron d'AMD et le réseau d'interconnexion Myrinet.

La performance cumulée des 500 systèmes est supérieure à 800 Tflops (contre 528 Tflops il y a six mois). 291 de ces systèmes sont des clusters.

La domination d'IBM se confirme avec 45% des systèmes et 50% de la puissance installée. HP est en deuxième position avec 28% des systèmes et 18,5% de la performance. Le processeur du Cray X1 est le processeur le plus puissant dans la liste du TOP500.

Les Etats-Unis ont 51% des machines installées (56% de la puissance), l'Europe a moins de 25% des systèmes (mais 19% de la puissance). L'Asie poursuit sa croissance, en particulier hors Japon : 34 systèmes sont au Japon, mais 55 systèmes sont dans d'autres pays de ce continent (la Chine dispose de 14 systèmes dans le TOP500 et la Corée du Sud en a 9).

En Europe, le Royaume-Uni devance maintenant l'Allemagne (36 systèmes contre 34). La France arrive loin derrière, en quatrième position (après l'Italie), avec 16 systèmes.

En France, le CEA dispose toujours de la machine la plus puissante (rang 28 dans le TOP500) ; il est suivi par TotalFinaElf, la Société Générale, l'IDRIS.

---

## ÉTATS-UNIS : LA COURSE A LA PERFORMANCE

La présence persistante du Earth Simulator japonais en première position du Top500 irrite et inquiète de nombreux responsables américains. Ces derniers constatent que les systèmes « non classifiés » disponibles pour les scientifiques américains sont loin derrière ceux que les japonais proposent. Le Earth Simulator, avec 37 Teraflops, dépasse en

performance crête la performance cumulée des vingt premiers systèmes américains non classifiés ! Ils en déduisent que la croissance économique, mais aussi le prestige scientifique et technologique des Etats-Unis sont menacés.

Le Président Bush a annoncé, le 8 mai, la nouvelle composition du PITAC<sup>6</sup> (*President's Information Technology Committee*) qui va permettre de réactiver les travaux de ce comité qui est chargé de conseiller les responsables américains sur les besoins à long terme dans le secteur de TIC.

Les américains veulent reprendre la première place et différentes initiatives vont dans ce sens. en particulier le NLCF (*National Leadership Computing Facility*).

Sandia National Lab. installe un système Cray, surnommé Thor Hammer, basé sur l'architecture RED STORM<sup>7</sup>. Utilisant des processeurs Opteron d'AMD, il aura une performance crête de 40 Teraflops)

Le DOE (département de l'énergie) met en place un programme destiné, avec l'aide des constructeurs Cray, IBM et SGI, à construire l'ordinateur le plus puissant au monde, et à conserver cette « pôle position » pendant de nombreuses années. Il sera installé à ORNL (Oak Ridge National Laboratory) et aura une performance soutenue de plus de 50 Teraflops (250 Teraflops crête) en 2007. Le programme de ce grand laboratoire prévoit une puissance de 1000 Teraflops en 2009.

La machine BlueGene/L complète d'IBM devrait être installée en 2005 au Lawrence Livermore National Lab. avec une puissance crête de 360 Teraflops.

Le rapport du HECRTF cité dans la rubrique « Lecture » apporte des éléments de réflexion intéressants sur la politique américaine.

---

## ITALIE : SPACI

SPACI<sup>8</sup> (Southern Partnership for Advanced Computational Infrastructures) est un consortium qui réunit l'université de Lecce, HP et la start-up Spaci s.l.r. L'objectif de ce projet est de mettre en place une grille de calcul interconnectant des centres de recherche du

---

<sup>6</sup> <http://www.hpcc.gov/pitac/>

<sup>7</sup> <http://www.cs.sandia.gov/platforms/RedStorm.html>

<sup>8</sup> <http://www.spaci.it>

sud de l'Italie et le CNR, spécialistes du calcul de haute performance. Les premiers nœuds concernent l'université de Lecce (CACT), le centre de calcul de haute performance (HPCC) de l'université de Calabre et l'Institut de calcul (ICAR/CNR) à l'université de Naples. Des activités de recherche et de formation font également partie des activités de ce consortium.

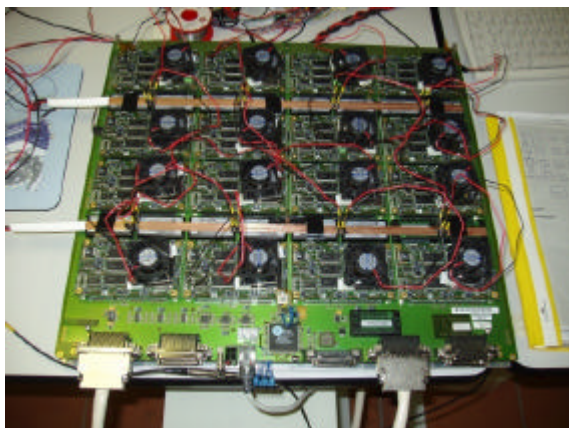
Les premiers clusters installés ont été fournis par HP : 68 serveurs Integrity pour Lecce et le CNR, 13 serveurs Integrity à l'université de Calabre. Chaque site disposera également d'un SAN pour le stockage des données.

La configuration finale de HP devrait représenter une performance crête de plus de 1,8 Teraflops.

---

## REUSSITE DES PREMIERS TESTS DE L'APENEXT

En mai 2004, le prototype du processeur massivement parallèle de l'ordinateur apeNEXT a brillamment réussi des tests de performance dans les laboratoires de l'INFN (Istituto di Fisica Nucleare) à Ferrare et à Rome. Ce nouvel ordinateur, conçu en collaboration avec le Laboratoire de Physique Théorique d'Orsay et l'IRISA de Rennes, devrait permettre aux physiciens des particules de mieux comprendre le comportement de la matière à très haute énergie et très courte distance.



La carte sur laquelle les tests ont été effectués, d'une puissance de calcul de 25 Gigaflops

ApeNEXT est un ordinateur construit au sein d'une collaboration européenne regroupant des laboratoires de l'INFN en Italie, DESY (Deutsches Elektronen Synchrotron) en Allemagne et le Laboratoire de Physique

Théorique d'Orsay (LPT, CNRS-Université Paris-Sud) en France. Son architecture est spécialement adaptée aux problèmes numériques liés à la description des particules élémentaires. apeNEXT a pour objectif de fournir les outils informatiques qui combleront le fossé entre la théorie et les expériences menées dans les accélérateurs de particules.



Un des 16 modules (15x30 cm) constituant la carte. On distingue le processeur (carre noir au sigle APE), les mémoires, les bus de communication et l'alimentation électrique.

La difficulté essentielle est de déterminer précisément les effets de l'interaction forte qui régit la matière à l'échelle subnucléaire, en particulier les constituants ultimes des noyaux (les quarks). Les physiciens théoriciens disposent d'une description de l'interaction forte (la Chromodynamique Quantique ou QCD) en excellent accord avec les expériences, quand ils savent résoudre les équations. Malheureusement, dans de nombreux cas, une solution analytique n'est pas disponible, et il faut recourir à des simulations numériques (QCD sur réseau).

Cet objectif nécessite des capacités de calcul importantes : un calcul typique monopolise pendant plusieurs mois des ordinateurs de plusieurs Teraflops. apeNEXT atteint ces niveaux de performance en exploitant les avantages du calcul parallèle. Lors des tests du processeur de l'apeNEXT, des comparaisons avec des calculs récents (constante de couplage de l'interaction forte) ont montré qu'une seule carte offrait d'ores et déjà des résultats compétitifs.

L'enjeu est de taille. Les prochaines expériences menées au CERN (LHC) vont étudier la matière dans une gamme d'énergie encore jamais explorée. Les physiciens théoriciens ont déjà envisagé des scénarios de découvertes possibles : le fameux « boson de



Higgs » responsable de la masse des particules, mais peut-être aussi tout un ensemble de nouvelles particules supersymétriques, miroir des particules connues, ou encore des dimensions supplémentaires cachées... Notre vision de la matière dans ses détails les plus fins risque d'être bouleversée.

Mais ces expériences ne peuvent être interprétées sans des calculs théoriques fiables et précis. Et c'est alors que les super-ordinateurs tels qu'apeNEXT auront un rôle essentiel à jouer. Dans les années à venir, les toutes dernières avancées technologiques de l'apeNEXT devraient permettre aux physiciens des particules de percer les secrets les plus intimes de la matière ordinaire.

apeNEXT est le dernier rejeton d'une famille de processeurs massivement parallèles construits par l'INFN, avec l'aide de DESY et du LPT, afin de répondre aux exigences de calcul de la physique théorique. La génération précédente du processeur APE (APEmille), conçue à la fin des années 90, est utilisée actuellement dans des laboratoires de physique théorique en Italie, Allemagne, France et Royaume-Uni. Aux États-Unis, un projet concurrent mené par l'Université de Columbia et des laboratoires IBM (Yorktown Heights) a atteint un stade d'avancement similaire.

Depuis le début du projet, un groupe français a participé activement au développement d'apeNEXT, au sein d'une collaboration de physiciens et d'informaticiens de l'Université Paris-11, du CNRS et de l'INRIA. Les contributions du laboratoire ont porté sur l'optimisation du compilateur et les tests matériels et logiciels de la machine.

L'INFN a lancé une procédure d'appel d'offre pour un apeNEXT d'une puissance de 10 Teraflops au prix estimé de 6 millions d'euros. La France et l'Allemagne envisagent également d'acquiescer des apeNEXT de taille importante. Le coût complet du projet (phase de conception incluse) est de l'ordre de 9 millions d'euros. Ce chiffre doit être comparé aux super-ordinateurs généralistes vendus par des firmes américaines et japonaises au prix moyen de 100 millions de dollars.

Il est important de souligner que apeNEXT est le seul ordinateur qui soit totalement européen. Il a été conçu et développé par des physiciens et des informaticiens d'Italie, d'Allemagne et de France, et son prototype a été construit dans des usines européennes. Ces dix dernières années, de nombreux jeunes physiciens,

informaticiens et ingénieurs ont débuté leur carrière (en université ou en entreprise) au sein du projet APE, avant d'apporter leur expertise à des industries de haute technologie.

Au total, le groupe APE a produit en 20 ans quatre générations d'ordinateurs qui ont été de véritables succès. Ce groupe a accumulé une expertise et une compétence précieuses pour l'Europe, un patrimoine humain qui mérite d'être développé.

S. Descotes-Genon et O. Pène

---

## CRAY : UNE PROGRESSION A SUIVRE

Après quelques années très difficiles, Cray retrouve une position significative dans le calcul de haute performance. En plus des projets de grande envergure mentionnés dans l'article « La course à la performance », des contrats significatifs ont été conclus pendant le deuxième trimestre 2004.

### 1 / D'importants contrats

**Les services météorologiques** (KMA) coréens ont signé un contrat de 5 ans, d'un montant de plus de 43 millions de dollars, pour la fourniture de la prochaine génération de superordinateur dont elle a besoin pour la recherche et la prévision météorologique. La première phase comprendra la livraison (fin 2004) d'un système Cray X1 d'une performance de 2 Tflops et d'un système de stockage de données (SAN) ; une évolution très importante sera réalisée en 2005 (évolution de la technologie X1E).

**NASA Ames** (centre de recherche de Moffett Field) a reçu un Cray X1. Il sera utilisé en priorité dans le cadre de collaborations entre le Goddard Space Flight Center, Ames Research Center et le Jet Propulsion Lab.

**Le SMDC** (Space and Missile Defense Command) de l'armée américaine a commandé un système Cray X1 destiné essentiellement à l'exploitation de codes de mécanique des fluides.

**Le HLRS** (centre de calcul de haute performance de Stuttgart) a reçu un système Cray de 128 nœuds (256 processeurs Opteron), ayant une performance crête de 1 Tflops, pour remplacer son T3E. Il sera utilisé par les chercheurs de l'université de Stuttgart ainsi que

par des industriels à travers le partenariat HWW.

**PSC (le centre de calcul de haute performance de Pittsburgh)** a signé une pré-commande pour un système basé sur les technologies développées par Cray pour RED STORM et qui devrait être livré fin 2004. PSC et Cray ont également préparé un programme de collaboration sur le développement de logiciels destinés à cette architecture MPP.

**Un organisme canadien** (dont le nom n'a pas été dévoilé, on peut donc imaginer qu'il s'agit d'un organisme lié à la Défense) a passé une pré-commande pour un système basé sur la technologie développée par Cray pour RED STORM. Ce système doit être livré avant la fin de cette année.

Plusieurs commandes de systèmes XD1, dont celle du **PNNL** (Pacific Northwest National Lab.).

## 2 / Une gamme qui se développe

Le Cray XD1, annoncé récemment, fournit une solution «entrée de gamme» séduisante par son rapport performance/prix et par sa technologie. Elle est basée sur le processeur Opteron d'AMD, et une architecture DCP (Direct Connected Processor) développée par Cray. La possibilité de disposer d'un accélérateur d'architecture FPGA (Field Programmable Gate Array) par carte de deux processeurs Opteron est une originalité qui peut être très intéressante dans certains types d'applications. L'ensemble fonctionne sous Linux.

Un châssis comprend 12 processeurs (6 nœuds SMP) avec une performance crête de 53 Gigaflops. Un rack peut contenir jusqu'à 12 châssis (633 Gigaflops). Des configurations multi-racks permettent d'avoir des milliers de processeurs, utilisant des topologies réseau variées.

Le prix des premières configurations est inférieur à 100.000 dollars.

### Quel avenir ?

Les rumeurs de projet de rachat de Cray par Sun sont-elles fondées ? La position de Sun dans le HPC s'est effritée, au moins au niveau des très grands systèmes (dans le dernier TOP500, Sun n'a plus que 3% des sites et 2% de la puissance crête installée). Les approches technologiques de Cray et de Sun se sont

rapprochées, en particulier à travers l'utilisation des processeurs Opteron d'AMD. Les choses devraient se préciser dans les semaines ou les mois qui viennent.

---

## LECTURES

Le volume 1 de « *Science Case for Large-scale Simulation* »<sup>9</sup> édité par David Keyes. Le volume 2 devrait être disponible cet été.

Le rapport final<sup>10</sup> de la HECRTF (*High-End Computing Revitalization Task Force*) américaine est disponible. La dernière version, datée de juillet 2004, aborde trois aspects importants :

- un plan associant les agences fédérales pour renforcer les efforts de R&D dans les technologies au cœur du HEC (« *High-End Computing* »),
- un plan fédéral pour renforcer les capacités de calcul disponibles et les moyens d'y accéder,
- des recommandations, à travers plusieurs projets pilotes, pour améliorer l'efficacité de l'engagement des agences et de l'administration américaine.

Le numéro de printemps 2004 de inSiDE<sup>11</sup>, revue des centres nationaux de calcul de haute performance allemands : LRZ (München), HLRS (Stuttgart), NIC (Jülich).

---

## NOUVELLES BRÈVES

### ? En France

- Le CEA a reçu le premier système HP installé en Europe, basé sur le processeur Opteron d'AMD. Avec une performance crête de 850 Gigaflops, il est destiné à compléter les moyens du CCRT.
- Fujitsu Systems Europe a fourni un ensemble de clusters hpclLine à PSA Peugeot Citroën (Velizy), spécialisés par domaine d'application.
- SGI a fourni à TotalFinaElf plusieurs systèmes Altix, dont un système à 256 processeurs Itanium2.

### ? HPTC3 à Karlsruhe

L'Université technique de Karlsruhe, HP et Intel ont créé conjointement un centre de compétence pour le calcul technique de haute

---

<sup>9</sup> <http://www.pnl.gov/scales/>

<sup>10</sup> <http://www.hpcc.gov/hecrtf-outreach/>

<sup>11</sup> <http://inside.jukasisters.com/>

performance. Ce centre fournira des moyens de calcul, de la formation, un support pour le portage et l'optimisation d'applications. Le principal moyen de calcul est un cluster installé au centre de calcul scientifique de Karlsruhe (SSCK) : la première configuration (phase de test) comprend 16 serveurs Integrity (2 processeurs Itanium 2) de HP qui devrait évoluer en deux étapes vers 1200 processeurs (11 Tflops) en 2006. L'interconnexion est assurée par un réseau Quadrics.

#### ? TACC : 5,3 Teraflops

L'Université du Texas à Austin a complété son cluster Cray-Dell, appelé Lonestar. Avec 856 processeurs Xeon, il fonctionne sous Linux et a une performance crête de 5,3 Teraflops.

<http://www.tacc.utexas.edu/resources/hpcsystems/>

#### ? Cluster de 1566 serveurs Apple G5

La société COLSA a acheté 1566 serveurs 64 bits Xserve G5 (2 processeurs) pour construire l'un des plus puissants serveurs dans le monde, surnommé MACH 5. Sa performance crête devrait être de 25 Tflops, pour un coût d'acquisition de moins de 6 millions de dollars. Il sera utilisé pour les modélisations aérodynamiques des vols hypersoniques de l'armée américaine.

<http://www.colsa.com>

#### ? Enterprise Grid Alliance

Créée par des acteurs majeurs (EMC, Fujitsu, HP, Intel, Oracle, NEC, Sun, ...), cette « alliance » a pour objectif de développer les technologies et les standards concernant les grilles, de promouvoir l'utilisation de ces technologies. L'EGA vient de lancer un « Japan Regional Steering Committee » pour promouvoir les grilles dans la région Asie-Pacifique.

<http://www.gridalliance.org>

#### ? Bull étend la gamme NovaScale

Bull a annoncé, le 16 juin, la série NovaScale 6000 basée sur le processeur Intel Itanium 2 et fonctionnant sous Linux et Windows. Trois modèles, 6080 (8 processeurs), 6160 (16 processeurs) et 6320 (32 processeurs) composent la gamme actuelle.

#### ? IBM: le centre européen de « Deep Computing on Demand » est installé à Montpellier

Après Poughkeepsie, près de New-York, qui dispose de plus de 2300 processeurs Intel Xeon, AMD Opteron et Blade Centers, IBM a ouvert son premier centre européen de « Deep Computing on Demand » à Montpellier.

#### ? NEC fournit le plus puissant ordinateur installé en Belgique

NEC a fourni à CENAERO<sup>12</sup>, centre de recherche spécialisé dans la simulation pour l'industrie aéronautique, un cluster comprenant 88 serveurs (176 processeurs Intel Xeon) interconnectés par un réseau Myrinet. Avec une performance crête de 1 Tflops, il est le système le plus puissant installé en Belgique. Il a été cofinancé par la Région de Wallonie et les fonds structurels européens (FEDER).

#### ? SGI : FNMOC achète un Origin 3900

Le FNMOC (US Fleet Numerical Meteorology and Oceanography Center) a installé un système Origin 3900 pour compléter sa gamme de serveurs Origin. La puissance disponible dans ce centre destiné à la prévision météo et à la modélisation océanographique est supérieure à 2,4 Teraflops.

---

## AGENDA

5 au 8 juillet – **HeteroPar'04**: *The 3<sup>d</sup> International Workshop on Algorithms, Models and Tools for Parallel Computing on Heterogeneous Networks* (Cork, Irlande)

14 au 15 juillet – **CMPP-2004**: *4<sup>th</sup> International Workshop on Constructive Methods for Parallel Programming* (Stirling, Scotland, UK)

26 au 30 juillet – **ICCAM-2004**: *Eleventh International Congress on Computational and Applied Mathematics* (Louvain, Belgique)

27 au 29 juillet – **Cluster Symposium 2004**: *On the Use of Commodity Clusters for Large-Scale Scientific Applications* (Tysons Corner, VA, Etats-Unis)

15 au 18 août – **ICPP-04**: *International Conference on Parallel Processing* (Montréal, Canada)

22 au 27 août – **WCC 2004**: *18<sup>th</sup> IFIP World Computer Congress (Toulouse)*

22 au 27 août – **HPCSE-04**: *International Symposium on High Performance Computational Science and Engineering (Toulouse)*

30 août au 3 septembre – **Globe'04**: *Grid and Peer-to-Peer Computing Impacts on Large*

---

<sup>12</sup> Web

Scale Heterogeneous Distributed Database Systems (Zaragoza, Espagne)

31 août au 3 septembre – **Euro-Par 2004** (Pise, Italie)

6 au 10 septembre – *Ecole d'été MDE pour systèmes embarqués* (**Brest**)

7 septembre – **WASP 2004** : 3<sup>d</sup> Workshop on Application Specific Processors (Stockholm, Suède)

7 au 10 septembre – **Parelec'2004**: The fourth International Conference on Parallel Computing in Electrical Engineering (Dresde, Allemagne)

8 au 10 septembre – **CODES+ISSS 2004** : International Conference on Hardware/Software Codesign and System Synthesis (Stockholm, Suède)

15 au 17 septembre – **PDCS'2004**: 17<sup>th</sup> International Conference on Parallel and Distributed Computing Systems (San Francisco, Etats-Unis)

19 au 22 septembre – **PCS'2004**: 3<sup>d</sup> International Conference on Parallel Computing Systems (Colima, Mexique)

19 au 22 septembre – **EuroPVMMPI-2004**: 11<sup>th</sup> European PVMMPI User's Group Meeting (Budapest, Hongrie)

20 au 23 septembre – **Cluster 2004**: The 2004 IEEE International Conference on Cluster Computing (San Diego, Ca, Etats-Unis)

20 au 24 septembre – **SAG 2004**: First International Workshop on Scientific Applications on Grid Computing (Pékin, Chine)

29 septembre au 3 octobre – **PACT'04**: 13<sup>th</sup> International Conference on Parallel Architectures and Compilation Techniques (**Antibes**)

30 septembre au 1<sup>er</sup> octobre – **FPL'04** : The International Conference on Field Programmable Logic and Applications (Anvers, Belgique)

4 au 6 octobre – **PACO'2004** : International Conference « Parallel Computations and Control Problems » (Moscou, Russie)

10 au 15 octobre – **VIS'04** : IEEE Visualization 2004 (Austin, Tx, Etats-Unis)

18 au 22 octobre – **PMAA'04** : 3<sup>rd</sup> International Workshop on Parallel Matrix Algorithms and Applications (**Marseille**)

21 au 23 octobre – **LCR 2004** : Seventh Workshop on Languages, Compilers, and Run-Time Systems for Scalable Computers (Houston, Tx, Etats-Unis)

25 octobre – **WWC-7** : The seventh annual IEEE International Workshop on Workload Characterization (Houston, Tx, Etats-Unis)

25 au 29 octobre – **DOA'2004**: 6<sup>th</sup> International Symposium on Distributed Objects and Applications (Chypre)

25 au 29 octobre – **GADA'04**: First International Workshop on Grid Computing and its Applications to Data Analysis (Chypre)

27 au 29 octobre – **SBAC-PAD 2004**: 16<sup>th</sup> Symposium on Computer Architecture and High Performance Computing (Foz do Iguaçu, Brésil)

6 au 12 novembre – **SC'2004**: Supercomputing Conference and Exhibition (Pittsburgh, Pa, Etats-Unis)

8 novembre – **Grid'2004** : 5<sup>th</sup> IEEE/ACM International Workshop on Grid Computing (Pittsburgh, Pa, Etats-Unis)

---

Si vous souhaitez communiquer des informations sur vos activités dans le domaine du calcul de haute performance, contactez directement Jean-Loïc Delhaye :  
delhaye@irisa.fr



## ORAP

Structure de collaboration créée par le CEA, le CNRS et l'INRIA

Secrétariat : Chantal Le Tonquèze  
Irisa, campus de Beaulieu, 35042 Rennes  
Tél : 02 99 84 75 33, fax : 02 99 84 74 99

[chantal.letonqueze@irisa.fr](mailto:chantal.letonqueze@irisa.fr)

<http://www.irisa.fr/orap>