

Sommaire

- Les prochains Forums ORAP
- Le calcul intensif à l'IDRIS : bilan et perspectives
- Equipements de calcul intensif pour la recherche
- Collaboration INRIA - NEC
- RENPAR'2000
- DIRECT
- Actualités BI-ORAP
- Agenda

Les Forums ORAP

Le 8^{ème} Forum ORAP a réuni environ 150 personnes dans le grand amphithéâtre de l'INSTN (Institut National des Sciences et Techniques Nucléaires) sur le site du CEA à Saclay. Les supports ("transparents") utilisés par les intervenants peuvent être consultés sur le serveur Web d'ORAP (chapitre "Publications").

Le 9^{ème} Forum aura lieu le 21 mars 2000, au siège du CNRS, 3 rue Michel-Ange à Paris. Le thème central sera : "Le calcul de très haute performance : quelles stratégies ? quelles solutions ?"

Le programme prévisionnel est le suivant :

- *Ouverture* : Madame Catherine Bréchnac, Directeur général du CNRS
- *La stratégie des Etats-Unis* (orateur non encore définitivement connu)
- *La stratégie de l'Allemagne* (Fridel Hossfeld, ZAM Juelich)
- *La stratégie française* (Gilles Kahn, INRIA)
- Table-ronde : *Pourquoi l'intervention des Etats dans le calcul de haute performance ?*
- *Le Computational Plant* (Bill Camp, Sandia National Lab., Etats-Unis)

- *La recherche en Suisse et la machine Tx* (Ralf Gruber, EPFL, Suisse)
- *La vision d'un industriel* (Philippe Veysseyre et Pierre Stos, SNECMA)
- *Simulation et prédiction du temps* (Dominique Marbouty, ECMWF, Reading, UK)
- *TERA : 2000-2010, évolution des moyens de simulation du CEA/DAM* (Jean Gonnord, CEA)

Le **10^{ème} Forum** sera organisé en collaboration avec l'association SPEEDUP. Il devrait avoir lieu à Genève en automne 2000. Il portera un regard un peu "futuriste" sur les nouvelles technologies et architectures des calculateurs de très haute performance.

Informations et inscriptions aux Forums :
Chantal Le Tonquèze, secrétariat ORAP, 02 99 84 75 33, chantal.letonqueze@irisa.fr

Le calcul intensif à l'IDRIS : bilan et perspectives

Introduction

Cet article se propose de dresser un bilan de la réflexion technique et stratégique qui a présidé à l'évolution des gros moyens informatiques de l'IDRIS depuis sa création fin 1993. Une perspective historique n'est pas inintéressante dans un secteur de pointe comme celui des technologies de l'information, où le progrès s'accélère de manière vertigineuse et les échelles de temps rétrécissent tous les jours. Les quelques années qui se sont écoulées ont été riches en enseignements. Les embûches et les fausses pistes n'ont pas manqué, et le contexte actuel - pour l'IDRIS - n'est pas tout à fait celui que nous avons envisagé au début de la décennie précédente.

La première moitié des années 90

Le démarrage de l'activité de l'IDRIS a été marqué par l'installation des deux machines vectorielles Cray C98 (en 1993) et Cray C94 (en 1994). A cette époque, le calcul vectoriel était presque synonyme de calcul de très haute performance, et notre mission était d'assurer la continuité du calcul vectoriel effectué au CIRCE et au C2VR. Il est remarquable de constater qu'à trois semaines de leur mise hors tension, fin 2000, ces vieux compagnons continuent de produire des résultats scientifiques d'importance et ils sont - encore ! - totalement saturés. Car ces machines vectorielles Cray ne sont sans doute plus à l'avant-garde de la performance, mais elles possèdent toujours un environnement de production et de gestion des ressources, et des capacités d'entrées/sorties d'une qualité devenue rare aujourd'hui.

Toutefois, on percevait déjà clairement au début des années 90 que la technologie vectorielle Cray ne durerait pas éternellement. Les microprocesseurs superscalaires arrivaient en force, et la mort définitive du calcul vectoriel était annoncée - et attendue - pour la seconde moitié de la décennie. L'IDRIS, soucieux de, avouons-le, "ne pas rater un virage", s'est lancé alors vigoureusement dans la direction du calcul scalaire massivement parallèle. Cela s'est traduit par l'installation, en 1995, d'une machine parallèle Cray T3D de 128 processeurs, remplacée fin 1996 par l'actuel Cray T3E à 256 processeurs. Machine qui, elle aussi, connaît un succès remarquable : la demande pour cette année s'élève à plus du double de notre capacité de production et le Conseil Scientifique de l'IDRIS se voit confronté à des arbitrages sévères.

La seconde moitié des années 90

Vers 1996-97, nous avons commencé à réaliser que les annonces de disparition s'étaient peut-être trompées de cible et que ce qui était condamné à l'extinction n'était pas le calcul vectoriel lui-même mais seulement les technologies matérielles dont les machines Cray tiraient leurs performances (transistors bipolaires, mémoires principales rapides SRAM). Il était évident que les rapports prix/performance privilégiaient la technologie CMOS - la technologie de l'informatique de masse - et que celle-ci dominerait complètement l'informatique et le traitement de l'information. Mais, quels étaient les signes avant-coureurs qui signalaient que le calcul vectoriel lui-même était loin d'être devenu poussiéreux ?

Le calcul scalaire parallèle a, certes, suscité une formidable prolifération de machines de milieu

de gamme qui font le bonheur d'une grande partie de la communauté scientifique, mais, pour ce qui est du calcul de très haute performance, il n'a pas tenu toutes ses promesses. Cette technologie, perçue au début des années 90 comme révolutionnaire, se heurte à des limitations sévères que nous aborderons plus tard. Même après les optimisations les plus acharnées, il est extrêmement difficile de tirer aujourd'hui d'une machine scalaire - nous le constatons sur le T3E - plus de 10 à 12% de la puissance théorique de crête annoncée par le constructeur. Ce fait résulte de la précarité de l'articulation mémoire/processeur et il n'a rien à voir avec le parallélisme massif. On peut bien entendu arguer que 10% d'une grosse puissance de calcul représente déjà beaucoup. Mais quand on cherche à se placer au sommet absolu de la technologie et de la performance, la question devient pertinente. On peut aussi arguer que la faible efficacité des processeurs individuels peut être compensée par leur nombre : n'est-ce pas bien cela l'essence même du "parallélisme massif" ? Mais la fin de la guerre froide et de la guerre des étoiles a sévèrement limité la demande de très grosses machines et, de ce fait, les constructeurs mettent l'essentiel de leurs efforts sur les machines intermédiaires de 32 à 64 processeurs dont le marché est très porteur. Les très grosses configurations sont alors bâties comme des grappes de machines, mais la précarité des logiciels d'arbitrage des conflits, de gestion des ressources, de l'environnement de production à l'échelle globale, font que l'on hésite parfois à identifier de telles configurations à des "supercalculateurs".

Un supercalculateur est un système très complexe dont les performances sont conditionnées par ses maillons les plus faibles. Les microprocesseurs doublent certes leur performance tous les 18 mois et leurs performances théoriques ainsi obtenues sont de plus en plus impressionnantes. Mais ces performances supposent que les données à traiter soient déjà dans leurs entrailles ; la question est toute autre lorsqu'il s'agit d'aller les chercher dans la mémoire. Car, d'une part, les temps d'accès aux mémoires (latences) ont très peu changé depuis 15 ans et nous rencontrons aujourd'hui une situation paradoxale où, plus un processeur va vite, plus les accès mémoire sont coûteux. D'autre part, les vitesses de transfert (bandes passantes) qu'il faudrait mettre en jeu pour alimenter le microprocesseur à un rythme conforme à celui demandé par sa performance ne sont pas rentables pour un marché de masse. Ce déséquilibre entre la puissance de calcul et la capacité d'accès aux données se traduit par des performances très dégradées par rapport aux performances théoriques. Cela constitue la limitation es-

sentielle du calcul scalaire et beaucoup d'ingéniosité et d'intelligence sont déployées actuellement pour la contourner.

A ce bilan mitigé du calcul scalaire - limité, j'insiste, au calcul de très haute performance qui concerne l'IDRIS - s'ajoute le fait que les constructeurs japonais sont parvenus à développer des machines vectorielles très performantes en technologie CMOS. Ces machines sont des "boîtes à bande passante" où l'on n'est absolument pas mesquin avec les vitesses de transfert des données entre la mémoire et les processeurs. Les latences sont toujours médiocres, mais plus les vecteurs transférés sont longs plus elles passent inaperçues. Le traitement vectoriel permet, comme d'habitude, d'améliorer l'efficacité des unités de calcul. Ces machines peuvent ainsi atteindre - pour les codes vectoriels - des performances soutenues nettement plus importantes que celles fournies par les machines scalaires. Elles constituent donc la seule et unique alternative - au niveau des machines de production - à l'état de fait évoqué plus haut. L'installation à l'IDRIS d'un supercalculateur vectoriel Fujitsu VPP300, en 1997, résultait de notre constat que le calcul vectoriel avait encore de beaux jours devant lui, et de notre volonté de tester la portée et la pertinence des nouvelles technologies CMOS en émergence.

Il est curieux que la société Cray n'ait pas perçu plus tôt à sa juste mesure l'importance de la technologie CMOS pour le calcul vectoriel de très haut de gamme. Ils ont réservé cette technologie aux machines des bas et milieu de gamme, précisément le secteur dans lequel les machines scalaires règnent aujourd'hui pratiquement sans conteste. Ils ont, par ailleurs, perdu de précieuses années à peaufiner sur les T90 l'ancienne technologie bipolaire alors que NEC, qui possédait en 1992 le meilleur processeur vectoriel de l'époque - celui du SX3, deux à trois fois plus performant que le processeur du C90 - avait déjà décidé, à cette date, d'abandonner la technologie bipolaire au bénéfice de la technologie CMOS ! La suite est connue : le calcul vectoriel est aujourd'hui quasiment inexistant aux USA et il est devenu de ce fait politiquement incorrect. Sa mort imminente n'est plus annoncée car, paraît-il, il est déjà mort.

La nouvelle décennie : aujourd'hui et au-delà

Puisque environ 65% des 500 projets scientifiques gérés à l'IDRIS sont très bien adaptés au calcul vectoriel, l'opération de remise à niveau des infrastructures du centre pour l'adapter aux exigences de la nouvelle décennie a débuté par le remplacement de tout notre parc vectoriel par une architecture vecto-

rielle de nouvelle génération : une grappe de trois supercalculateurs NEC SX5 (dont l'un est déjà en phase de production). Maintenant que ce système est accessible par nos utilisateurs et que le bien-fondé des choix effectués par le CNRS peut être vérifié sur le terrain, nous pouvons nous féliciter d'avoir choisi un très digne successeur aux systèmes vectoriels Cray. La robustesse du système d'exploitation et de l'environnement de production, la qualité des logiciels d'arbitrage des conflits et de gestion des ressources, les performances des entrées/sorties, la diversité des modèles de programmation, la capacité d'accès à une énorme mémoire partagée, ajoutées à la profusion des gigaflops, font de cette plateforme un outil de recherche exceptionnel.

Mais tous nos codes ne sont pas vectoriels et l'IDRIS s'intéresse actuellement à l'évolution de sa plateforme scalaire, le Cray T3E. Le calcul scalaire bénéficiera, à court et moyen termes, de la formidable évolution de la technologie CMOS qui se traduit par une augmentation à la fois de la puissance de traitement des données et de la capacité d'intégration des fonctionnalités dans une puce (le nombre de transistors dans une puce augmente aussi de manière exponentielle). L'intégration, par exemple, des fonctionnalités de routage des communications et des messages dans le processeur lui-même permettrait la mise en oeuvre d'architectures scalaires nettement plus performantes.

A moyen et long terme, on peut espérer que de nouvelles technologies des mémoires qui sont actuellement au stade de la R&D, ou bien l'intégration des processeurs et de la mémoire dans un seul composant, règlent le point bloquant actuel de la bande passante mémoire/processeur. Cela ouvrirait de nouvelles perspectives, comme par exemple la mise en oeuvre de registres et d'unités de traitement vectoriel dans un microprocesseur. Rien n'interdit d'ailleurs de le faire à court terme mais ce ne serait pas rentable : le calcul vectoriel est entièrement tributaire d'un couplage fort et performant entre la mémoire et le processeur.

Quelles que soient les évolutions à venir, il nous semble que, pour toutes les raisons évoquées plus haut, le calcul de très haute performance ne peut se passer de processeurs très performants. Plus les processeurs sont performants, moins le parallélisme est "massif", plus il est facile de garantir une mise en oeuvre solide et robuste de l'image unique d'un gros système. Il nous semble également qu'une évolution globale se confirme vers des architectures hybrides où les noeuds de base sont constitués d'un nombre raisonnable de processeurs qui accèdent à une taille importante de mémoire partagée.

Les nouvelles architectures des microprocesseurs attendues dans les années à venir tentent de contourner de manière intelligente les limitations introduites par le couplage mémoire/processeur, mais, dans le contexte des technologies actuelles, elles ne les règlent pas pour autant. Nous espérons - et souhaitons - disposer de processeurs scalaires nettement plus efficaces en puissance de calcul soutenue, mais nous ne nous attendons pas à ce qu'ils rattrapent les performances de notre plateforme vectorielle dans la durée de vie prévue pour cette dernière (quatre à cinq ans). Que se passera-t-il à cette échéance ? Difficile de le prédire car quatre ou cinq années constituent, dans le domaine des technologies de l'information, une échelle de temps pratiquement infinie. Et puis, rappelons nous que ceux d'entre nous qui avaient participé à l'achat du Cray C98 en 1992 étaient persuadés, à l'époque, que cette machine serait la dernière machine vectorielle installée par le CNRS pour la recherche en France ...

Victor Alessandrini
Directeur de l'IDRIS

Equipements de calcul intensif pour la recherche

Depuis deux ans, le ministère chargé de l'Enseignement Supérieur, de la Recherche et de la Technologie a fait de la modernisation accélérée de l'accès des laboratoires de recherche aux moyens de calcul intensif, une priorité traduite par un effort budgétaire très important :

- Relance massive du réseau national de télécommunication à haut débit, avec le déploiement de Renater 2, et de sa connexion aux grands réseaux européens et internationaux de la recherche. Il doit permettre la mise en oeuvre d'un véritable réseau de partage de la puissance de calcul.
- Amélioration et coordination des équipements des grands centres de calcul mis à la disposition des chercheurs (le CINES et l'IDRIS, pour se limiter aux centres académiques) en les hissant au meilleur niveau international : avec plus de 200 processeurs, la machine IBM SP2 du CINES est désormais une des plus grosses configurations en Europe et son évolution se poursuit. L'installation d'une machine SGI Origin2000 à 256 processeurs permet d'augmenter et de diversifier l'offre de calcul pour les scientifiques. Dans le

même temps, l'installation d'une grappe de supercalculateurs NEC SX5 à l'IDRIS place ce centre et la recherche scientifique française en général à l'avant garde : sa position sera la première au niveau européen pour ce qui concerne le calcul vectoriel.

- Développement de matériels performants et innovants et de moyens locaux de calcul intensif dans les laboratoires et dans des sites scientifiques importants, et mise en réseau de cette puissance de calcul. C'est dans ce contexte que se situait l'appel à projets "Equipements pour le calcul intensif" lancé par la Direction de la Recherche du ministère fin 1998. Plus de 30 dossiers ont été reçus et ont donné lieu à une évaluation. Les projets suivants ont été retenus, et généralement co-financés avec les Etablissements, les collectivités locales, l'INRIA et le CNRS pour certains. La Direction de la Recherche a, pour sa part, consacré un budget de 8 MF en 1999 à ces opérations :
- Universités de Lille et Valenciennes, pour des équipements en calculateurs vectoriel et parallèle
- Site de Grenoble, projet CIMENT : calcul intensif à l'Observatoire, modélisation numérique de l'environnement et du climat et projet "grappe de 200 PC"
- Site de Rennes, pour la constitution d'un "pôle de calcul intensif en Bretagne" de modélisation et simulation de systèmes complexes en sciences de la matière et de la vie
- ENS Cachan, pour le renforcement de l'équipement du "pôle parallélisme Ile de France Sud pour les matériaux et les structures"
- Université de Versailles - Saint-Quentin en Yvelines, pour le développement de travaux pluridisciplinaires en informatique parallèle
- Université des Antilles et de la Guyane, pour un équipement de calcul intensif sur le site de la Guadeloupe
- Université du Mans, pour un équipement mésoinformatique de type grappe de PC, en simulation numérique intensive.

Guy-René Perrin
Direction de la Recherche
Ministère de l'Education Nationale, de la Recherche
et de la Technologie

Extension de la collaboration INRIA-NEC

Les travaux de recherche menés en collaboration entre l'INRIA et NEC depuis la fin de 1996 ont été très positifs et un nouvel accord a été conclu en avril 1999.

Cette nouvelle coopération concerne trois domaines :

- la gestion de la mémoire pour HPF,
- le metacomputing,
- le calcul scientifique

Le premier domaine doit déboucher sur la conception d'un exécutif permettant d'améliorer le comportement de la mémoire virtuellement partagée (CC-NUMA) de la Cenju-4 en utilisant les informations provenant du compilateur HPF de NEC. Différentes techniques sont étudiées, par exemple les protocoles de préchargement et de cohérence relâchée.

Le deuxième domaine vise à initialiser une collaboration sur le thème de la simulation numérique distribuée. Plus précisément, il s'agira de concevoir un environnement de programmation pour la Cenju-4 fondé sur le concept d'objet CORBA parallèle développé à l'IRISA. MICO, une implémentation "open-source" de CORBA réalisée par l'Université de Frankfurt, a été porté et intégré à l'environnement de la machine Cenju-4.

La troisième activité est l'exploration de la possibilité de réaliser un environnement de résolution de problèmes par les méthodes par éléments finis, environnement qui aiderait le chercheur ou l'ingénieur dans la résolution de problèmes réels utilisant ces méthodes sur des ordinateurs à haute performance. Un logiciel prototype, basé sur des logiciels des deux partenaires (FEEL de NEC, MODULEF de l'INRIA) est en cours de développement.

Ces travaux sont conduits par les projets PARIS (Rennes) et GAMMA (Rocquencourt), avec la participation d'un chercheur japonais détaché par NEC à Rennes pour un an.

Dans ce cadre, NEC a mis à la disposition de l'INRIA une machine Cenju-4 comprenant 16 processeurs (la Cenju-4 peut avoir jusqu'à 1024 noeuds). Cette machine est installée à l'IRISA, Rennes.

Contact : Thierry Priol, IRISA (priol@irisa.fr)

RENPAR'2000

Cette année, la conférence RENPAR'2000 (Rencontres francophones du Parallélisme, des Architectures et des Systèmes) aura lieu à Besançon du 19 au 22 juin 2000. Comme chaque année, cette douzième édition de RENPAR permettra de faire le point sur l'activité scientifique en langue française autour du parallélisme et des systèmes distribués.

Une session sera réservée aux industriels. Ces rencontres seront également un moment privilégié offert aux jeunes chercheurs pour rencontrer les membres de leur communauté scientifique.

La meilleure communication recevra un Prix IEEE.

RENPAR est organisé en parallèle avec

- les Journées des Jeunes Chercheurs en Systèmes du chapitre français de l'ACM
- SYMPA'6, le 6^{ème} Symposium en Architectures Nouvelles de Machines

Calendrier :

- Clôture des soumissions : 25 février
- Notification d'acceptation : 15 avril
- Conférence : 19 au 22 juin 2000

Informations : <http://www.renpar.org> ou par mail à guyennet@univ-fcomte.fr

DIRECT

DIRECT ("*Development of an Interdisciplinary Round-table for Emerging Computer Technologies*") est une "action concertée" du programme Esprit/HPCN regroupant quatorze organismes européens représentant des acteurs importants du calcul de haute performance (utilisateurs, centres de calcul, ...).

Cette initiative est pilotée par le EPCC (université d'Edinburgh). Les membres français actuels sont le CERFACS et l'IDRIS.

DIRECT comprend des groupes de travail spécialisés : stockage de données, visualisation, interopérabilité ...". Entre autres activités, DIRECT réalise des études dont les résultats sont diffusés sous forme de "Technology Watch reports". Le dernier rapport, intitulé "*Whither HPC in Europe*", est rédigé par Rob Baxter et présente un panorama du calcul de haute performance en Europe, s'appuyant en particulier sur une enquête faite par DIRECT auprès de ses membres.

<http://www.epcc.ed.ac.uk/DIRECT/main.html>

Actualités Bi-Orap

➔ Le CSCS commande un NEC SX-5

Le Centre Suisse de Calcul Scientifique, installé à Manno près de Lugano, va recevoir un NEC SX-5 avec 8 processeurs et 64 Go de mémoire. Cette machine, dont la puissance crête est de 64 Gflops, remplacera le SX-4 actuel et permettra de tripler la capacité de calcul du centre.

<http://www.cscs.ch>

➔ Une machine européenne à l'Université de Paderborn (Allemagne)

Le PC² (Paderborn Center for Parallel Computing) a mis en exploitation une cluster de la gamme hpcLine de Siemens. Cette machine dispose de 192 processeurs (96 noeuds Siemens Primergy) et d'un réseau SCI de Scali/Dolphin. Elle se situe au 351^{ème} rang du TOP500 avec une puissance de 41 Gflops sur Linpack et est la "machine européenne" la plus puissante à ce jour.

<http://www.uni-paderborn.de/pc2>

➔ LRZ : la première machine dépassant 1 Tflops en Europe

L'Académie des sciences de Bavière, le LRZ (Leibniz Rechenzentrum) et Hitachi ont signé un contrat portant sur l'installation d'une machine Hitachi SR8000-F1.

Une première installation aura lieu début 2000 : il s'agit d'un modèle comportant 112 noeuds SMP de 8 processeurs chacun. La mémoire centrale totale sera de 928 Go. Chaque processeur ayant une puissance théorique de 1,5 Gflops, la puissance crête de la configuration est de 1344 Gflops.

Une extension sera réalisée au second trimestre 2002 pour porter la configuration à 168 noeuds et 1344 Go. La puissance crête du système sera alors de 2 Tflops.

<http://www.lrz-muenchen.de>

➔ Allemagne : près de 300 MF pour le réseau de la recherche

Le gouvernement allemand investit 85 millions de marks pour la mise en place d'un réseau à très haut débit pour la recherche : G-WiN. L'accord a été signé entre DFN (comparable à renater en France) et une filiale de Deutsche Telekom. Les premiers sites devraient être reliés à 2,5 Gbit/s dès le premier trimestre 2000.

➔ Une base de données "Applications HPCN"

Le laboratoire NLANR (National Laboratory for Applied Network Research, créé par la NSF) met en place une base de données d'applications et/ou projets situés dans le domaine du calcul et des réseaux de haute performance. Un moteur de recherche permet de rechercher des applications répondant à divers critères.

<http://dast.nlanr.net/Clearinghouse/Query.htm>

➔ Le GRID Forum

Le dernier Forum ORAP avait abordé les "Computational Grids". Le GRID Forum est un consortium informel d'organismes et de personnes qui travaillent sur ce thème. Il veut favoriser l'échange d'expériences et tente de promouvoir des "standards". Il tiendra sa troisième conférence à l'UCSD (San Diego) du 22 au 24 mars.

<http://www.gridforum.org>

➔ Le MHPCC double sa puissance de calcul

Le Maui High Performance Computing Center (Université du Nouveau Mexique) double la puissance de son système IBM SP en ajoutant 50 noeuds POWER3 (178 Gflops). La puissance totale du système est maintenant de 300 Gflops ce qui le met dans le "TOP30".

<http://www.mhpcc.edu>

➔ Compaq entend prendre place dans le HPC

Compaq a annoncé, dans le cadre de la conférence SuperComputing 99, ses projets dans le domaine du calcul de haute performance. Les Compaq AlphaServer SC sont basés actuellement sur les AlphaServers ES40 comprenant entre 1 et 4 processeurs EV67 (667 MHz) ; ces noeuds sont interconnectés grâce à la technologie QSW (Quadrics Supercomputers World). L'évolution de la technologie des processeurs, du nombre de processeurs par noeud et du nombre maximum de noeuds interconnectables donne une courbe de croissance de la puissance crête assez prometteuse :

	Fréq	nb proc. / noeud	nb de noeuds	Tflops
1999	667	4	128	0,7
2000	> 800	32	128	~ 7
2001	> 1000	64	256	~ 30
2002	> 1200	64	256	~ 40
2004	~ 1500	64	256	~ 100

➔ SGI

Les noms des modèles de la gamme Origin 2000 changent. Dans le haut de gamme, les nouveaux noms sont SGI 2400 pour les modèles en rack ayant jusqu'à 64 processeurs, et SGI 2800 pour les modèles ayant entre 64 et 512 processeurs.

➔ Un SGI 2800 avec 512 proc. à NASA Ames

NASA Ames a installé un ordinateur SGI 2800 disposant de 512 processeurs, pour des études de mécanique des fluides et de modélisation globale du climat. Il s'agit du plus gros système en "image unique".

<http://www.arc.nasa.gov>

➔ Fusion de Genias Software et de Chord Systems

Les sociétés allemande Genias Software et américaine Chord Systems fusionnent pour donner naissance à Gridware Inc. Gridware se concentrera sur la fourniture de logiciels destinés à l'optimisation de la gestion des ressources logicielles et matérielles dans des environnements hétérogènes fonctionnant en réseau.

<http://www.gridware.com>

➔ Le "Chiba Linux Cluster"

Le laboratoire national américain d'Argonne (Département de l'Energie) s'associe avec IBM et la société VA Linux Systems (Sunnyvale, CA) pour réaliser le plus grand cluster destiné au développement de logiciels libres "scalables" destinés au HPC. Ce cluster comprend 512 processeurs de VA Linux et des serveurs Netfinity d'IBM pour la gestion du cluster, le stockage des fichiers et la visualisation. Il est ouvert à toutes les équipes de recherche américaines, académiques ou non.

<http://www.valinux.com>

➔ Météo France met en service son VPP5000

Météo-France a mis en service son nouveau superordinateur Fujitsu VPP5000 (31 processeurs processeurs vectoriels, délivrant une puissance totale théorique de 298 Gflops). Le numéro 15 (avril 1998) de Bi-Orap avait présenté l'évolution des moyens de calcul de Météo-France.

<http://www.meteo-france.fr>

➔ Japon : l'ordinateur le plus puissant du monde

Le RIKEN (Japan's Institute of Physical and Chemical Research) annonce qu'il développe l'ordinateur le plus puissant du monde. Cette machine est basée sur 2688 microprocesseurs développés spécia-

lement. La puissance théorique devrait être de l'ordre de 50 Tflops. Elle devrait être opérationnelle dans le courant de l'an 2000 et est d'abord destinée à la chimie moléculaire.

<http://www.riken.go.jp/eng/index.html>

➔ A lire ...

- Le rapport "Information Technology for the Twenty-First Century: a bold Investment in America's Future", remis au Président Clinton par le National Science and Technology Council en juin 1999. Le chapitre 3 a pour titre : "Advanced Computing for Science, Engineering, and the Nation".

<http://www.ccic.gov/pubs/it2-ip/it2-ip.pdf>

- "La recherche et l'innovation dans les technologies de l'information et de la communication" : compte-rendu du groupe thématique mis en place dans le cadre des travaux du Commissariat Général du Plan

<http://www.inria.fr/Direction-scientifique/Rapport-Plan.html>

Agenda

- 8 janvier : **METEAC 2000** : Multi-threaded Execution, Architecture and Compilation (Toulouse)
- 9 janvier : Third Workshop on Computer Architecture Evaluation using Commercial Workloads (Toulouse)
- 10-12 janvier : **HPCA 6** : Sixth International Symposium on High Performance Computer Architecture (Toulouse)
- 19-21 janvier : **PDP 2000** : 8th Euromicro Workshop on Parallel and Distributed Processing (Rhodes, Grèce)
- 1^{er} au 3 février : **ISYPAR** : 4^{ème} école d'informatique des systèmes parallèles et répartis (Toulouse)
- 13 au 20 février : école internationale **Hydrodynamic Instability and Turbulence** (Moscou, Russie)
- 17-19 février : **STACS'2000** : 17th International Symposium on Theoretical Aspects of Computer Science (Lille)
- 23 au 25 février : International Workshop on **Next Generation Climate Models for Advanced High Performance Computing Facilities** (Toulouse)

- 23 au 25 février : Workshop on **Advanced Data Storage / Management Techniques for HPC** (Daresbury Labs, UK)
- 16 au 17 mars : **27th SPEEDUP Workshop** : Scientific Data Management and Understanding in Computational Science (Lugano, Suisse)
- 19 au 22 mars : **HPCUG2000** : annual conference of Hewlett-Packard High Performance User Group (San Jose, CA, Etats-Unis)
- 3 au 4 avril : international conference **Exploiting Leading-edge High Performance Computing** (Oxford, UK)
- 3-7 avril : **Middleware 2000** : IFIP Conference on Distributed Systems Platforms and Open Distributed Processing (New York, Etats-Unis)
- 1^{er} mai : **Javapdc2000** : international workshop on Java for Parallel and Distributed Computing (Cancun, Mexique)
- 1^{er} au 5 mai : **IPDPS'2000** : International Parallel and Distributed Processing Symposium (Cancun, Mexique)
- 1^{er} au 5 mai : **FMPPTA'2000** : International Workshop on Formal Methods for Parallel Programming, Theory and Applications (Cancun, Mexique)
- 1^{er} au 5 mai : **WPDRTS'2000** : the 8th International Workshop on Parallel and Distributed Real-Time Systems (Cancun, Mexique)
- 8 au 10 mai : **HPCN Europe**, 8th International Conference on High Performance Computing and Networking (Amsterdam, Pays-Bas)
- 14 au 17 mai : **HPC Asia** : The Fourth International Conference on High-Performance Computing in Asia-Pacific Region (Beijing, Chine)
- 14 au 17 mai : **HPCLinux** : Workshop on High-Performance Computing with Linux Platforms (Beijing, Chine)
- 14 au 19 mai : **Networking 2000** : conférence regroupant les conférences HPN (High Performance Networking), BC (Broadband Communications) et PCN (Performance of Communication networks) (Paris)
- 18 au 21 mai : **SNPD00** : International Conference on Software Engineering Applied to Networking & Parallel/Distributed Computing (Reims)
- 22 au 25 mai : **Parallel CFD 2000** (Trondheim, Norvège)

- 3 au 4 juin : **ACM 2000 Java Grande Conference** "The use of java in High Performance Computing" (San Francisco, Etats-Unis)
- 12 au 16 juin : **ECOOP 2000** : 14th European Conference on Object-Oriented Programming (Sophia-Antipolis)
- 18 au 21 juin : **PARA 2000** : 5th International Workshop on Applied Parallel Computing (Bergen, Norvège)
- 19 au 21 juin : **RENPAR 2000** : 12^{èmes} Rencontres Francophones du Parallélisme, des Architectures et des Systèmes (Besançon)

Des informations complémentaires, en particulier les adresses http de ces manifestations, sont disponibles sur le serveur WWW d'ORAP. Contactez le secrétariat d'ORAP si vous ne disposez pas de l'accès vers le serveur Web.

Appel à informations

Le contenu de BI-ORAP dépend, pour partie, de ses lecteurs ! N'hésitez pas à nous communiquer toute information concernant vos activités dans le domaine du calcul de haute performance : installations de matériel, expérimentations de nouvelles technologies, applications, organisation de manifestations, formations, etc.

Merci d'adresser ces informations au secrétariat d'ORAP ou directement à Delhaye@irisa.fr



HOISE - Europe On-line Information Service

PRIMEUR ! - Advancing European Technology Frontiers

<http://www.hoise.com/primeur/>

ORganisation Associative du Parallélisme
Structure de collaboration créée par
le CEA, le CNRS et l'INRIA.

Secrétariat : chantal.le_tonqueze@irisa.fr
 IRISA, campus de Beaulieu, 35042 Rennes cedex
 Tél : 02.99.84.75.33, Fax : 02.99.84.74.99
<http://www.irisa.fr/orap>