

## Sommaire

- Les moyens de calcul de MÉTÉO-FRANCE
- OpenMP : nouveau standard pour la programmation parallèle
- Programmes européens
- Le TTN ProHPC communique
- Du nouveau dans le programme ASCI
- Bibliothèques digitales
- En Suisse
- Le 6ème Forum de l'ORAP
- Actualités BI-ORAP
- Agenda

---

## Evolution des moyens de calcul de MÉTÉO-FRANCE

### Les premiers pas

Dès le début des années 70, la Météorologie Nationale s'est engagée dans la voie de la prévision numérique du temps en production opérationnelle. C'est aussi l'époque de l'apparition sur le marché des premiers calculateurs scientifiques, outils indispensables au développement de ces nouvelles techniques. Ainsi, jusqu'au milieu des années 80, la Météorologie Nationale utilisera une série de calculateurs scientifiques généralistes, essentiellement de marque CONTROL DATA.

Parallèlement, une coopération étroite avec d'autres organismes ayant des besoins similaires en modélisation a permis la création du CCVR (Centre de Calcul Vectoriel pour la Recherche), en partenariat principalement avec le CNRS, l'Education Nationale et le CEA. Ce centre, installé dans les locaux de l'Ecole Polytechnique à Palaiseau, fut doté au départ d'un CRAY 1 puis fit l'acquisition d'un CRAY 2, per-

mier ordinateur au monde à atteindre le GigaFlops (milliard d'instructions par seconde) avec une mémoire de 2 GigaOctets.

### Le transfert à Toulouse

Dès la décision du transfert du Service Central d'Exploitation de la Météorologie à Toulouse (et donc du Centre de Calcul), il parut évident que cette situation ne pourrait pas durer longtemps, d'une part parce que l'éloignement imposait trop de contraintes techniques, d'autre part parce que les besoins sans cesse croissants rendaient le partenariat autour du CCVR difficile à gérer. Un accord entre le CCVR, la Direction de la Météorologie Nationale et la société CRAY a permis l'installation d'un CRAY 2 en 1989 puis son transfert à Toulouse en 1991 avec remplacement de la machine de Palaiseau pour la continuité du CCVR.

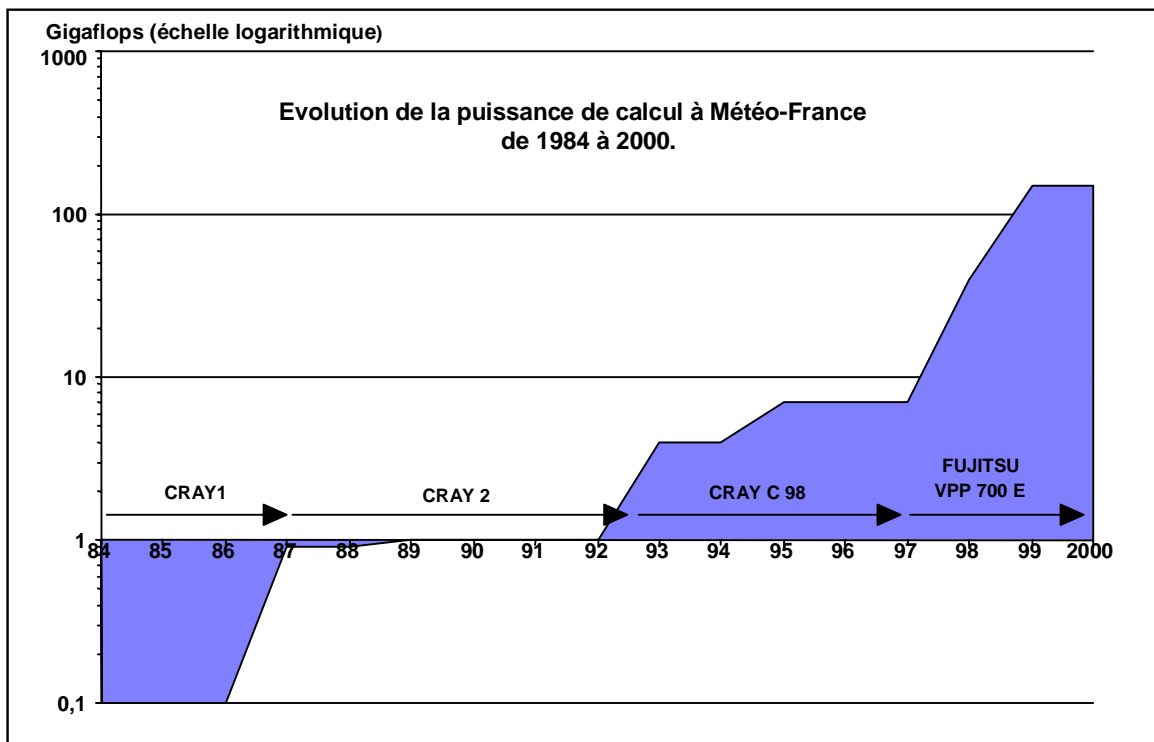
### Le centre de calcul de Toulouse

Bâti en 1991 autour du CRAY 2, le centre de calcul de Météo-France a pu bénéficier des techniques les plus modernes en matière d'infrastructures et de réseaux.

Le CRAY 2 a été remplacé en septembre 1993 par le CRAY C98 doté de 4 processeurs dans un premier temps, puis de 8 processeurs début 94 (chaque processeur ayant la puissance d'un CRAY 2). La puissance du C98 était alors de 8 GigaFlops.

Dès la mise en service opérationnelle du CRAY C98, le CRAY 2 a été utilisé par le Centre National de Recherches Météorologiques (CNRM) pour la modélisation climatique, et ce jusqu'à l'été 1995, date à laquelle il a été remplacé par un CRAY J916 d'une puissance de 2 Gflops.

Parallèlement, l'ensemble du centre de calcul a connu de nombreuses évolutions, avec entre autres l'adjonction au réseau FDDI d'un commutateur HIPPI d'une bande passante de 800 MégaBits par seconde spécifique aux gros calculateurs et la mise en place d'un serveur de données de 5 TeraOctets.



On notera aussi le renouvellement de la chaîne opérationnelle qui concerne les machines travaillant en frontal du supercalculateur (pré-traitement des données pour l'assimilation permettant d'initialiser le modèle numérique) ainsi que les machines de production (accès aux bases de données, élaboration des produits issus des modèles sous forme de cartes, statistiques, trajectoires, etc).

### Le projet VALPARAISO

Dès 1993 se posait déjà la question de l'avenir de ce type de calculateur à architecture vectorielle et mémoire partagée entre les processeurs, face à la montée en puissance des architectures parallèles à mémoire répartie. L'action VALPARAISO a été lancée dans le but de préparer un benchmark, basé sur les codes opérationnels de prévision, qui permettrait d'évaluer les calculateurs dans des conditions aussi proches que possible de leur utilisation future.

Une très large partie des codes opérationnels a donc été portée en FORTRAN 90 standard, et adaptée afin de pouvoir "tourner" aussi efficacement que possible tant sur une architecture à mémoire partagée que sur une architecture à mémoire distribuée. Cette action a permis à Météo-France d'ouvrir une réelle compétition entre plusieurs constructeurs et d'effectuer un choix véritable.

### L'évolution 1997-2002

Les actions concernant les évolutions du centre de calcul de 1997 à 2002 ont été planifiées dès 1993. En ce qui concerne le remplacement du CRAY C98, un appel d'offres restreint a débouché en 1997 sur le choix du calculateur FUJITSU VPP700E avec plusieurs phases de déploiement essentiellement liées au calendrier de mise en place des nouvelles méthodes développées dans les modèles de prévision.

La première phase s'étend d'octobre 1997 au printemps 1998 et concerne essentiellement l'installation de la machine FUJITSU VPP700E avec le portage des applications opérationnelles et la mise en place de l'infrastructure réseau adéquate. Pendant cette période, la machine a une puissance 5 fois supérieure à celle du CRAY C98.

L'année 1998 verra d'une part la mise en exploitation opérationnelle du Fujitsu VPP700E dans la configuration 26 processeurs, ce qui constitue la deuxième phase, d'autre part l'arrêt du CRAY C98 pendant l'été 98.

La dernière phase de l'opération est prévue pour l'été 1999. La puissance sera alors au moins 20 fois celle du CRAY C98, soit environ 160 GigaFlops (puissance crête).

## Quelques considérations techniques

Le FUJITSU VPP700E de Météo-France dispose de 26 processeurs, chacun de ces processeurs ayant une puissance crête de 2,4 GigaFlops (soit 62,4 GigaFlops de puissance de pointe pour la machine).

Chaque processeur accède à sa mémoire avec un débit de 19,6 GigaOctets par seconde et accède au réseau avec un débit de 615 MégaOctets par seconde dans chaque sens (lecture et écriture). La technologie est de type CMOS ; ce système est beaucoup moins consommateur d'énergie que son prédécesseur et peut donc être refroidi par air.

Les premières mesures effectuées, à partir d'une fraction importante du modèle opérationnel de prévision de Météo-France, permet d'avoir une bonne estimation de l'apport de cette nouvelle machine :

	CRAY C98	FUJITSU VPP700E	Rapport des temps
7 processeurs	2482 secondes	1197 secondes	2.07
25 processeurs		456 secondes	<b>5.44</b>
rapport des temps		2.63	

*Cet article est tiré, pour une large part, d'une note rédigée par les responsables du Centre de calcul de Météo-France*

## OPENMP : un nouveau standard pour la programmation parallèle

Introduit en octobre 1997, OpenMP est une proposition de standard pour la programmation des architectures parallèles comportant un espace d'adressage global. Elle concerne aussi bien les plates-formes UNIX que Microsoft Windows ainsi que les langages Fortran et C. Cette proposition poursuit l'effort de standardisation précédent ANSI X3H5 qui n'a jamais abouti.

Actuellement la programmation des architectures à mémoire partagée s'effectue soit à l'aide de bibliothèques d'échange de messages, telles que PVM et MPI, soit à l'aide de HPF, soit en utilisant un ensemble de directives propriétaires. Les deux premières méthodes ont été conçues dans le cadre des architec-

tures massivement parallèles à mémoire distribuée. Elles ne permettent pas un portage incrémental des applications existantes qui exploitent efficacement et à moindre coût (développement et maintenance) les serveurs multiprocesseurs à mémoire partagée. Les directives propriétaires n'assurent pas la pérennité des codes.

L'objectif d'OpenMP est de définir un ensemble de directives "portables" permettant l'expression du parallélisme de contrôle. Il s'agit de standardiser les pratiques actuelles en matière de programmation parallèle sur architectures à mémoire partagée. Cette proposition de standard était particulièrement attendue avec la diffusion, de plus en plus importante, de serveurs multiprocesseurs dans l'industrie.

OpenMP repose sur une bibliothèque de fonctions et un ensemble de directives qui expriment le parallélisme à travers des "régions parallèles" (c'est-à-dire des séquences d'instructions pouvant s'exécuter en parallèle) et des "boucles parallèles" qui permettent la déclaration des sections critiques, de la portée des variables. Par exemple, les directives suivantes déclarent que les itérations de la boucle peuvent être distribuées sur les processeurs :

```
!$OMP PARALLEL DO
DO I=1,N
B(I) = (A(I+1)+A(I-1))/2.0
END DO
!$OMP END PARALLEL DO
```

Le principal avantage d'OpenMP réside dans sa simplicité d'utilisation. Cette interface de programmation permet d'envisager un portage d'applications séquentielles de manière progressive sur machine SMP ("Symmetric Multi Processing"), sans nécessairement devoir envisager une refonte complète des codes. L'investissement logiciel pour améliorer les performances des applications peut rester modeste. La génération de directives OpenMP peut d'ailleurs être effectuée par un paralléliseur automatique. Bien évidemment l'accès aux très hautes performances restera, dans de nombreux cas, un exercice difficile.

Les lacunes principales de la proposition semblent se situer essentiellement dans l'exploitation d'architectures comportant des mémoires virtuelles partagées (CC-NUMA). L'obtention de performance sur ces architectures repose sur une répartition des calculs qui favorise la localité des accès aux données. Actuellement, OpenMP, ne permet pas d'exprimer les relations entre la distribution des données dans les mémoires et la distribution des calculs sur les processeurs.

Des environnements OpenMP sont disponibles, pour Fortran, chez Kuck & Associates, The Portland Group et CRAY/SGI. OpenMP pour C est en cours de définition.

OpenMP est actuellement soutenu par : Absoft Corporation, Digital Equipment Corporation, Edinburgh Portable Compilers, GENIAS Software GmBH, Hewlett-Packard, Intel Corporation, IBM, Kuck & Associates, Inc., Myrias Computer Technologies, Inc., Silicon Graphics, Inc. (et Cray Research), The Portland Group, Inc.

*F. Bodin et T. Priol (IRISA)*

Pour en savoir plus sur OpenMP :  
<http://www.openmp.org/>

---

## Programmes européens

Le 11ème appel à propositions Esprit, publié par la Commission européenne le 17 mars 1998, est le dernier “call” Esprit du 4ème PCRD. Il est assez restreint, tant au niveau des domaines ouverts que des budgets. Il faut noter que toutes les propositions seront évaluées en une seule étape et qu’elles doivent parvenir à la Commission avant le 16 juin 1998.

Les domaines et tâches concernés par cet appel sont les suivants :

- *Domaine 1 : Technologies du logiciel (ST) : “Specific Statistical Applications”*
- *Domaine 2 : Technologies des composants et sous-systèmes (TCS) : tâches 2.8/2.13, 2.9, 2.25, 2.26*
- *Domaine 6 : Informatique distribuée à haute performance (HPCN) : toutes les tâches des areas 5 (environnement de développement et d’exécution) et 6 (lutte contre les mines anti-personnelles)*
- *Domaine 8 : Intégration dans la fabrication (IiM) : tâche 8.27*

Les budgets qu’il est prévu d’allouer à ces différents domaines sont les suivants : 0,4 MEcu pour ST, 10 MEcu pour TCS, 16 MEcu pour HPCN (dont 12,3 pour l’area 6 : “mines anti-personnelles”), 6 MEcu pour IiM.

Les documents nécessaires sont accessibles sur le Web, en particulier sur le serveur Cordis. Nous vous rappelons que vous trouverez de nombreuses informations et des “pointeurs” sur le serveur ORAP.

---

## ProHPC : des transferts de technologie réussis

Le noeud de transfert de technologie ProHPC (soutenu par la Commission européenne dans le cadre du programme Esprit/HPCN) a publié un premier bulletin. L’objectif est de faire connaître les résultats des actions menées par les partenaires du TTN (ENS Lyon, INRIA, Matra Systèmes et Information, SIMULOG.

Ce bulletin peut être demandé à Hugues Leroy (Irisa, 02 99 84 74 17, [hugues.leroy@irisa.fr](mailto:hugues.leroy@irisa.fr)) ou être obtenu directement sur <http://www.irisa.fr/ProHPC>, le serveur Web du TTN.

Un exemple de “success story”, celle concernant la modélisation et la simulation d’outils de forage.

CRYSTAL PROFOR SA est une PMI (21 employés permanents, 3 consultants, 25 agents dans le monde) dont le siège social se trouve dans les Hautes Pyrénées. Elle conçoit, fabrique et commercialise des outils de forage à base de diamants pour l’industrie pétrolière et minière. Actuellement, 80% des ventes d’outils de forage se font sur la base de la “performance au mètre” (coût de revient d’un mètre foré par l’outil). La conception d’un outil performant est donc cruciale pour la société qui le vend.

Dans le cadre du TTN ProHPC, l’objectif du projet DRILL, associant CRYSTAL PROFOR, SIMULOG et l’INRIA, était d’étudier les solutions mécaniques et hydrauliques du comportement d’un outil de forage dans un environnement industriel où les délais de livraison sont très courts.

Les expériences menées par l’INRIA ont montré que l’utilisation d’un réseau de PC dans un environnement industriel comme celui de CRYSTAL PROFOR permettait de réduire la durée des simulations de deux mois (par outil) à une semaine. Les premières simulations, réalisées par SIMULOG, ont permis d’augmenter la vitesse d’avancement de l’outil étudié d’environ 40% ce qui se traduit par un gain important pour la compagnie de forage. CRYSTAL PROFOR espère ainsi doubler sa part de marché dans les mois qui viennent.

---

## Du nouveau dans le programme ASCI

Le programme ASCI (Accelerated Strategic Computing Initiative) a été présenté dans le numéro 6 (janvier 1996) de Bi-ORAP. Rappelons qu’il a été lancé en

1995, qu'il vise à répondre à la directive du président des Etats-Unis demandant de relever le défi de maintenir une dissuasion nucléaire crédible dans une situation où les essais sont totalement interdits par un traité international.

Le système global de simulation repose sur différentes composantes, dont des ordinateurs de très grande puissance (objectif : 100 Tflops au début des années 2000). Les premières machines installées dans ce cadre sont :

- une machine Intel au Sandia National Lab. en 1996 ("ASCI red") avec 9072 processeurs, dont la performance crête doit atteindre 1,8 Tflops en 1998 ;
- une machine IBM au Lawrence Livermore National Lab. en 1997 ("ASCI blue Pacific") avec 512 noeuds P2SC, dont la puissance crête doit atteindre 3 Tflops en 1999 ;
- une machine SGI au Los Alamos National Lab. en 1997 ("ASCI blue Mountain") avec 3072 processeurs, dont la performance crête doit atteindre 3 Tflops en 1999.

Le DOE (Department of Energy) a lancé deux nouvelles étapes importantes dans ce programme.

### **Le projet PathForward**

L'objectif de ce projet est de permettre aux constructeurs américains de développer les technologies nécessaires à la création des moyens de calcul de très haute performance nécessaires au programme ASCI. Il s'agit de fournir des environnements fiables et totalement opérationnels permettant de délivrer une puissance de calcul de l'ordre de 30 Tflops vers l'an 2000 et 100 Tflops vers 2004.

Dans un premier temps, le DOE a annoncé, début février 1998, le financement (budget de 50 millions de dollars) d'un partenariat entre quatre constructeurs (Digital, IBM, Silicon Graphics et Sun) destiné au développement des technologies nécessaires à l'interconnexion de dizaines de milliers de processeurs commerciaux permettant de construire des systèmes ayant une performance crête de 30 Tflops.

<http://www.llnl.gov/asci-pathforward/>

### **Contrat avec IBM pour une machine de 10 Tflops**

IBM a été retenu par le DOE et le Lawrence Livermore National Lab. pour fournir à ce dernier un ordinateur ayant une performance crête de 10 Tflops. Le montant du contrat serait de 85 millions de dollars. C'est donc le troisième étage vers l'objectif des 100

Tflops qui devrait être atteint en 2004. La machine, qui sera basée sur la technologie RS/6000 SP, devrait avoir environ 8000 processeurs et être livrée en l'an 2000.

---

## **Bibliothèques digitales**

Les bibliothèques digitales ou numériques ("*Digital libraries*") sont un domaine qui évolue très rapidement et qui fait appel à des technologies largement utilisées dans le traitement et les communications de haute performance : stockage de grands volumes d'informations de types variés, problèmes d'indexation et de recherche de contenu, performance des serveurs, débits des entrées-sorties, débit des communication avec l'extérieur, etc.

Une table ronde sur ce sujet avait été organisée dans le cadre du congrès Supercomputing SC97 à San Jose.

Un programme "Digital Libraries" a été mis en place aux Etats-Unis par la NSF, le DARPA et la NASA. Les six principaux projets sont pilotés par six universités : Université de Californie à Santa Barbara ("*Alexandria Project*"), Carnegie Mellon University ("*Informedia Digital Video Library*"), Stanford University, Université de Californie à Berkeley, Université de l'Illinois à Urbana-Champaign, Université du Michigan. On trouve des informations et des liens sur le Web : <http://www.dlib.org/>

Des projets très importants sont également menés dans des bibliothèques comme la Library of Congress (<http://lcweb.loc.gov/homepage/greeting.html>) ou la National Library of Medicine (<http://www.nlm.nih.gov/>)

L'IEEE a créé le "*Digital Library Technical Committee*" ([http://cimic3.rutgers.edu/ieee\\_dlth.html](http://cimic3.rutgers.edu/ieee_dlth.html)) et trois conférences importantes vont avoir lieu sur ce sujet :

- "*Advances in Digital Libraries Conference*", du 22 au 24 avril à Santa Barbara, CA (Etats-Unis)
- "*Digital Libraries '98, Third ACM Conference on Digital Libraries*", du 23 au 26 juin à Pittsburgh, PA (Etats-Unis)
- "*Second European Conference on Research and Advanced Technology for Digital Libraries*", du 19 au 23 septembre à Herakion (Grèce).

Nous espérons pouvoir faire part rapidement d'expériences françaises dans ce domaine.

---

## En Suisse

### Le “Projet Superordinateur” Suisse

La Suisse prépare un programme de recherche et développement associant certains groupes de recherche de l'EPFL (Lausanne) et de l'ETHZ (Zurich) et la société Supercomputer Systems qui devrait déboucher sur la réalisation et la commercialisation d'une gamme de machines parallèles basées sur les processeurs DecAlpha 21264 (500 MHz, 2Gflops de performance crête) puis sur les successeurs de ce processeur.

Les étapes prévues sont :

- Prototype Swiss-T0 : 8 processeurs 21164 et bus EasyNet
- Prototype Swiss-T1 : 8 processeurs 21262 et switch crossbar
- Prototype Swiss-T2 : 256 processeurs de performance unitaire 4 gflops. Cette machine, d'une puissance crête de 1 Tflops, pourrait être prête à la fin de l'année 1999.

### SPEEDUP

L'association SPEEDUP (“*The Swiss Forum for High-Performance Computing*”) a été créée en 1987. Ses objectifs sont très proches de ceux d'ORAP. Les deux activités principales de SPEEDUP sont les “Workshops” (deux rencontres par an) et le journal diffusé à 2500 exemplaires.

Un premier contact a été pris entre ORAP et SPEEDUP, à l'occasion du 6ème Forum ORAP, en vue d'envisager des collaborations.

SPEEDUP a son siège au centre suisse de calcul scientifique (CSCS, Manno) et est présidé par Marie-Christine Sawley.

Sur le Web : <http://www.speedup.ch/>

---

## Le 6ème Forum de l'ORAP

Le 6ème Forum de l'ORAP a réuni, le 29 janvier dans les locaux de la DER d'EDF à Clamart, plus de 200 personnes. Les industriels, tant fournisseurs qu'utilisateurs de moyens de calcul de haute performance, représentaient une bonne moitié de l'assistance.

**Jonathan Hill** (Computing Laboratories, Oxford, Grande Bretagne) a présenté le modèle BSP (Bulk Synchronous Parallel Model) et son utilisation

pour la production de codes parallèles portables. **Jean-Marc Jézéquel** (CNRS/IRISA) a montré comment une approche orientée objet et fondée sur l'utilisation de patrons de conception spécifiques permet d'exprimer des traitements à un niveau où l'irrégularité des structures sous-jacentes est abstraite, ce qui permet de les exécuter de façon optimale tant sur des architectures centralisées que sur des architectures distribuées. **Frédéric Desprez** (LIP, ENS Lyon) a présenté et comparé deux bibliothèques de communication : PVM et MPI. **Guy-René Perrin** (ICPS, Université Louis Pasteur, Strasbourg) a fait un rappel historique puis présenté le “paysage” en matière de langages adaptés aux deux principaux modes de programmation parallèle : parallélisme de tâches, parallélisme de données.

**Douglas Miles** (The Portand Group Inc., USA) a fait une description des principales applications qui utilisent le compilateur HPF (High Performance Fortran) de PGI ainsi que des performances obtenues. **François Bodin** (INRIA Rennes) a abordé l'utilisation du langage Matlab pour le développement d'applications Fortran ou C, Matlab étant vu comme un langage de spécification mathématique permettant d'exprimer des algorithmes numériques indépendamment de leurs mises en oeuvre. **Philippe d'Anfray** (ONERA, Chatillon), après avoir rappelé que les entrées-sorties constituent souvent le véritable goulot d'étranglement des applications parallèles, a présenté quelques expériences de parallélisation d'entrées-sorties avec MPI-IO pour de grands codes de simulation numérique. **Antoine Petitot** (NEC Europe, Sankt Augustin, Allemagne) a présenté le contenu et les performances de la librairie logicielle ScaLAPACK qui contient une collection de programmes et d'algorithmes parallèles pour la résolution efficace de problèmes d'algèbre linéaire sur des calculateurs à mémoire distribuée. Enfin, **Serge Petitot** (LIFL, Université des Sciences et Technologies de Lille) a présenté CHAOS, outil permettant de paralléliser des indirectes dans des boucles, puis a abordé le problème des bibliothèques d'algèbre linéaire parallèles pour matrices creuses, et a enfin mis en évidence quelques problèmes de paramétrisation des méthodes sur lesquelles repose la quasi-totalité des noyaux de calcul de ces bibliothèques.

Tous les supports (“transparents”) utilisés par les orateurs sont **disponibles sur le serveur Web de l'ORAP** :

[www.irisa.fr/orap/Publications/Forum6/programme.html](http://www.irisa.fr/orap/Publications/Forum6/programme.html)

Les personnes qui ne disposent pas des moyens nécessaires pour “récupérer” tel ou tel support de cours peuvent le demander au secrétariat d'ORAP.

---

## Actualités Bi-Orap

### ➔ Compaq rachète DEC

Compaq a racheté Digital Equipment pour un montant de 9,6 milliards de dollars (la plus importante acquisition dans l'histoire de l'industrie informatique) et devient ainsi le second constructeur informatique, juste derrière IBM. Ceci apporte une autre explication à la présence, très "significative", de Compaq au salon Supercomputing 97 à San Jose.

### ➔ 107 processeurs sur le SP2 du CNUSC

En avril 1997, le CNUSC (Centre National Universitaire Sud de Calcul, Montpellier) avait doublé la puissance de son ordinateur parallèle IBM SP2 en remplaçant les 79 processeurs Power2 par des processeurs de nouvelle technologie : Power2 Super Chip.

Le nombre d'heures demandées au titre de l'appel d'offres national ayant doublé entre 1997 et 1998, le CNUSC vient d'accroître sensiblement la puissance de calcul de cette machine grâce à l'ajout de 28 processeurs supplémentaires de même type.

Ainsi, depuis le 14 janvier 1998, les utilisateurs du CNUSC ont accès à 107 processeurs, offrant une puissance crête théorique de 51 Gflops pour une mémoire distribuée globale de 27 Go.

### ➔ NEC annonce le développement d'un ordinateur d'une puissance crête de 32 Tflops

NEC a annoncé qu'il entreprenait le développement d'un ordinateur d'une puissance théorique de 32 Gflops, dans le cadre du programme "Earth Simulation" soutenu par l'Agence pour la Science et la Technologie du Japon (<http://www.sta.go.jp>). Cette machine serait opérationnelle en 2002 et utiliserait plusieurs milliers de processeurs vectoriels.

L'objectif scientifique est la prédiction, des déformations de la terre sur le long terme, des phénomènes météorologiques, de la pollution de l'atmosphère et des océans, du réchauffement de la planète, etc.

### ➔ Premières livraisons de Scali

Dans le cadre du projet Esprit PACHA (Parallel Scalable Computers for High Performance Applications), impliquant en particulier l'Aérospatiale et l'INRIA, la société belge Spacebel a acquis un système Scali PII équipé de 4 noeuds Intel Pentium II dual processors 266 Mhz (total de 8 processeurs et de 512 Mo de mémoire).

Par ailleurs, l'université de Paderborn (Alle-

magne) a commandé une machine à 32 noeuds (64 processeurs Pentium II à 300 Mhz).

### ➔ Publications de l'ONERA

De nombreux organismes de recherche mettent à disposition, via l'Internet, la liste de leurs publications. Ces publications peuvent être obtenues sur demande (tité à part) ou directement par réseau.

C'est le cas de l'ONERA qui présente ses publications classées en 5 thèmes scientifiques :

- Mécanique des fluides - Aérodynamique
- Energie et turbomachines
- Structures - Matériaux
- Physique appliquée à l'aéronautique et à l'espace
- Mathématiques - Informatique - Optimisation

ORAP vient de recevoir deux tirés à part :

- *Calcul à haute performance pour la simulation directe de la turbulence en calcul de dynamique des fluides* (G. Coussement, B. Troff, J. Ryan, H. Yamazaki, M. Yoshida, T. Iwamiya)
- *Implémentation d'un code DNS sur calculateurs parallèle haute performance* (B. Troff, G. Coussement, J. Ryan, P. Sagaut, H. Yamazaki, M. Yoshida, T. Iwamiya)

Voir <http://www.onera.fr/publications/fr/index.html>

### ➔ Le réseau vBNS se déploie

La NSF (National Science Foundation) a donné son accord pour le raccordement de 29 institutions supplémentaires (essentiellement des universités) au vBNS (*very high performance Backbone Network Service*), le nombre des organismes raccordés passant ainsi à 92 (l'objectif est d'environ 150 raccordements).

Rappelons que le vBNS est l'élément central du programme NGI (*Next Generation Internet*) lancé en 1996 par le Président Clinton et qu'il est déployé en collaboration par la NSF et MCI. Le débit du vBNS est, aujourd'hui, de 622 Mbit/s; il devrait passer à 2400 Mbit/s en l'an 2000.

Informations : <http://www.vbns.net>

### ➔ En bref ...

- Le MHPCC (Maui High Performance Computing Center, University of New Mexico) va augmenter sa capacité de traitement en ajoutant 192 noeuds à sa machine IBM SP2. La configuration comprendra alors 603 noeuds, avec une performance crête de 255 GFlops. Dans le même temps, la capacité des disques magnétiques sera portée à 2 Terabytes.

- La 100<sup>ème</sup> machine de la série SX-4 sera livrée à une université japonaise. NEC considère qu'il remplace maintenant Fujitsu à la seconde place des constructeurs de superordinateurs, la première place étant toujours occupée par SGI/Cray.
- Vers le 1000 MHz : Digital Equipment a annoncé la gamme Alpha 21264, une nouvelle architecture 64 bits qui devrait franchir la barre des 1000 MHz ; quelques jours plus tard, IBM a présenté un nouveau chip, le premier à franchir cette barre de 1000 MHz. L'un et l'autre chip pourraient être mis sur le marché dans deux ans.
- Selon IDC (International Data Corporation), le milieu de gamme des calculateurs de haute performance est en très forte croissance : + 42% de CA en 1997 (1,7 milliard de \$ sur un marché global HPC évalué à 4,8 milliards). Cette tendance devrait se confirmer en 1998. La raison en serait l'utilisation accrue des méthodes numériques dans la recherche scientifique comme dans l'industrie (modélisation, simulation, fabrication)
- Airbus Industrie choisit MacNeal-Schwendler (NASTRAN, ABAQUS, etc) comme partenaire stratégique pour définir et installer les meilleurs logiciels de conception et de fabrication assistée par ordinateur.
- Les résultats d'une première évaluation des performances de l'ordinateur Tera MTA, réalisée par l'Université de Californie, ont été publiés. Voir : <http://www.cs.ucsd.edu/users/carter/Papers/tera.ps>
- 9-12 juin : **RenPar'10** : Rencontres Francophones du Parallélisme, des Architectures et des Systèmes (Strasbourg, France). Rens.: [renpar10@icps.u-strasbg.fr](mailto:renpar10@icps.u-strasbg.fr)
- 14-17 juin : **PARA98**, International Workshop on Applied Parallel Computing, Large Scale Scientific and Industrial Problems (Umea, Suède). Rens.: [para98@hpc2n.umu.se](mailto:para98@hpc2n.umu.se)
- 18 juin : **Constructive Methods for Parallel Programming** (Marstrand, Suède). Rens.: [luc.bouge@ens-lyon.fr](mailto:luc.bouge@ens-lyon.fr)
- 21-23 juin : **VECPAR'98** : 3rd International Meeting on Vector and Parallel Processing (Porto, Portugal). Rens.: [vecpar98@fe.up.pt](mailto:vecpar98@fe.up.pt)
- 25-26 juin : 2nd Annual **High Performance Fortran (HPF) User Group Conference** (Porto, Portugal). Rens.: [hug98@vcpc.univie.ac.at](mailto:hug98@vcpc.univie.ac.at)
- 29 juin au 10 juillet : Ecole d'été informatique CEA-EDF-Inria : "**Les outils parallèles pour la simulation intensive : état de l'art et perspectives**" (Le Bréau sans Nappe, France). Rens.: [infoeei98@irisa.fr](mailto:infoeei98@irisa.fr)
- 1-3 juillet : the second **European International Conference on Parallel and Distributed Systems** (Vienne, Autriche). Rens.: [iasted@cadvision.com](mailto:iasted@cadvision.com)
- 13-16 juillet : **PDPTA'98**, The 1998 International Conference on Parallel and Distributed Processing Techniques and Applications (Las Vegas, USA).
- 1-4 septembre : **Euro-Par '98** (Southampton, Grande Bretagne).

Des informations complémentaires, sont disponibles sur le serveur WWW d'ORAP.

---

## Agenda

- 5-9 avril : **TelePar'98** : HPC and Telecommunications (Boston, USA). Rens. [kuonen@di.epfl.ch](mailto:kuonen@di.epfl.ch)
- 21-23 avril : **HPCN Europe 98** (Amsterdam)
- 11-14 mai : **International Parallel CFD Conference** (Taiwan). Rens.: [parcfd98@nchc.goc.tw](mailto:parcfd98@nchc.goc.tw)
- 11-15 mai : Ecole d'été des **Réseaux Haut Débit et Multimédia** (Presqu'île de Giens). Rens.: Dany Sergeant, Inria Sophia, 04 92 38 75 00
- 19-20 mai : **Deuxièmes journées de recherche sur le Placement Dynamique et la Répartition de Charge** (Lille). Rens.: [jrprc2@lfl.fr](mailto:jrprc2@lfl.fr)
- 26-29 mai : **ICDCS'98** : The 18th International Conference on Distributed Computing Systems (Amsterdam, NL). Rens.: [bernd.kraemer@fernuni-hagen.de](mailto:bernd.kraemer@fernuni-hagen.de)
- 2-5 juin : **31th ISATA** : the European Automotive Forum (Dusseldorf, Allemagne). Rens.: ISATA (fax: +44 181 686 1490)



### *Europe On-line Information Service*

<http://www.hoise.com>

**Primeur!** - *advancing European technology frontiers*  
(magazine virtuel) - <http://www.hoise.com/primeur/>

### **ORganisation Associative du Parallélisme**

Secrétariat : [chantal.le\\_tonqueze@irisa.fr](mailto:chantal.le_tonqueze@irisa.fr)

IRISA, campus de Beaulieu, 35042 Rennes cedex

Tél : 02.99.84.75.33, Fax : 02.99.84.74.99

Serveur WWW <http://www.irisa.fr/orap>